

PROBLEMAS SISTEMAS DIGITALES 2do EXAMEN

03/02/04 11:27 P.M.

1. Use M.K para obtener tres (3) expresiones productos de suma mínimas (diferentes), de la función:

C D	A B	0 0	0 1	1 1	1 0
0 0		0	X	0	0
0 1		1	1	1	1
1 1		0	1	X	0
1 0		0	1	0	0

2. Utilizando M. K. obtenga cuatro (4) expresiones sumas de productos mínimas diferentes, si es posible, para la función cuyos mini términos son:

$$F(U,Y,Z,W,X) = \sum (0, 2, 4, 6, 8, 9, 11, 12 \text{ al } 15, 17 \text{ al } 19, 24, 25, 27, 28, 29, 31)$$

3. Utilizando M. K. obtenga DOS (2) expresiones mínimas en productos de suma para la función K.

$$K = (Y+Z+U+X') (W'+X+U'+Z+Y') (U'+Z'+W'+X) \\ (U+Y+Z'+X') (U'+Z'+Y+W') (U'+Z'+Y+W) (U'+W+X+Y+Z) (U+Y'+Z+X+W')$$

4. Obtenga la expresión SP mínima (utilizando mapas de Karnaugh) que genera la función:

$$F = VY'(W \oplus X) + X'(V \oplus W)' + V'YW'X' + V'(Y'+X)' + YZ'W + VWX' + \\ Y'(WV + W'X)$$

5. Utilizando M. K. obtenga varias expresiones mínimas diferentes, si es posible, en forma de productos de sumas para la función:

$$G(C,D,A,B) = \sum (4,5,6,7,9,13) + \text{don't care } (1, 15)$$

6. Obtenga las expresiones mínimas diferentes en Productos de Sumas y expresión mínima en Suma de Productos para la función:

$$F(A, B, C, D) = \prod (0, 2, 3, 8, 10, 11, 12, 14,)$$

7. ♦ Diseñe un circuito con compuertas lógicas que permita indicar cuando más de una (1) puerta, de cuatro (4) posibles, está abierta. Realice el circuito utilizando solamente compuertas NOR.
8. Obtenga, la expresión SP o PS del mínimo circuito que genera la función dada en la tabla:

Y	Z	W	X	F
0	0	X	0	1
0	X	0	0	1
X	0	0	0	1
1	1	1	0	1
0	X	X	1	0
1	0	X	1	0
1	0	1	0	0
1	1	0	X	0

9. Diseñe un convertidor de códigos binario de 4 Bits en códigos BCD: Presente las expresiones SP MÍNIMAS de las salidas del convertidor.
10. ♦ Diseñe un sistema de alarma de incendio para cinco (5) zonas o locales. En cada local existirán 3 (tres) detectores de fuego. El sistema debe dar alarma de fuego cuando en cualquiera de las zonas se activen dos o más detectores de fuego. El circuito debe tener la opción de poder desconectar cualquier zona del sistema.
11. ♦ Se le ha asignado encontrar la SP mínima de un circuito con cinco entradas X, D, C, B, A y dos salidas F y G. Las salidas van a los pines f y g de un display 7 segmentos cátodo común. Las entradas D, C, B, A corresponden al código a presentar en el display y pueden referirse a un código BCD o un código exceso

tres (EX3) según sea seleccione por medio de la entrada de control denominada X3. Encuentre las expresiones SP mínimas de F y G.

12. ♦ Diseñe un circuito lógico con tres entradas diferentes A B y C y tres salidas Ao Bo y Co. El circuito debe poder controlar el “paso” o selección de las señales de entrada o su complemento hacia la salida por medio de dos entradas de control X, Y.

X,Y	Ao	Bo	Co
00	A	B	C
01	A ´	B	C
10	A	B ´	C
11	A	B	C ´

13. ♦ Diseñe un circuito con entradas X, Y, A, B, C, D, Z , y una salida F, tal que cumpla con la tabla de funcionamiento siguiente:

	Z=0	Z=1
XY	F	
00	AB	A+B
01	$A \oplus B$	$A(B+C')$
10	ALTA IMPED	$A'B'+AB$
11	$(CD)'$	$(C+D)'$

14. ♦ Diseñe un circuito que se denominará "LUCES DE CRUCE". El circuito tendrá dos salidas que encenderán dos leds identificados como DER e IZQ. Dos entradas D y Z permitirán el siguiente funcionamiento del circuito:
- El led DER se encenderá intermitentemente cada 0.25 seg únicamente cuando D=1.
 - El led IZQ se encenderá intermitentemente cada 0.5 seg c únicamente cuando Z=1. Ambos Leds no deben encender o funcionar al mismo tiempo.

15. ♦ Diseñe un circuito lógico corrector de un error en los datos de una palabra en código Hamming. La palabra tendrá cinco(5) bits de datos. La paridad se debe poder seleccionar a través de la activación de entradas para tal fin.
16. ♦ Diseñe un circuito que se denominará "Volteador". El circuito se utilizará junto con un convertidor BCD/7_segmentos (existente) y un display. El Volteador poseerá una entrada V que permitirá mostrar en el display el dígito decimal correspondiente a la entrada BCD de manera normal cuando la señal es $V = 1$ o mostrará el dígito de forma invertida o (volteado = rotado 180 grados) cuando $V = 0$.
17. Diseñe un circuito lógico con compuertas NAND el cual tendrá cuatro entradas A0, A1, A2 y A3, dos entradas X Y, así como una salida F. La salida tendrá responderá tal como se indica en la tabla.

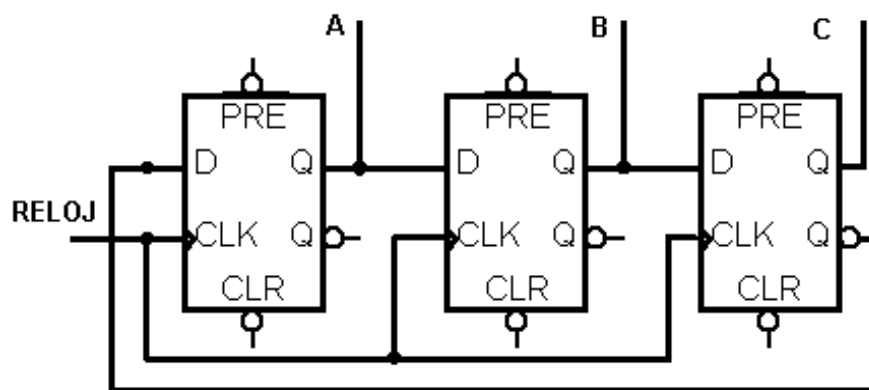
X	Y	A0	A1	A2	A3	F
0	0	1	X	X	X	1
0	0	0	X	X	X	0
0	1	X	0	X	X	0
0	1	X	1	X	X	1
1	0	X	X	0	X	0
1	0	X	X	1	X	1
1	1	X	X	X	X	0

18. ♦ En un pasillo existen seis puertas o entradas y cada una de ellas tiene un interruptor SPST con el fin de poder encender o apagar las luces del pasillo con cualquiera de los interruptores. Diseñe el circuito lógico que permitirá realizar esta tarea.
19. Diseñe un circuito convertidor de código Binario de 3 bits al código Gray. Muestre los mapas de Karnaugh de cada salida.
20. ♦ Diseñe un codificador que convierta un código binario de 6 bits (datos) en código Hamming. La paridad (par o Impar) se debe poder seleccionar a través de la activación de una entrada denominada PP.

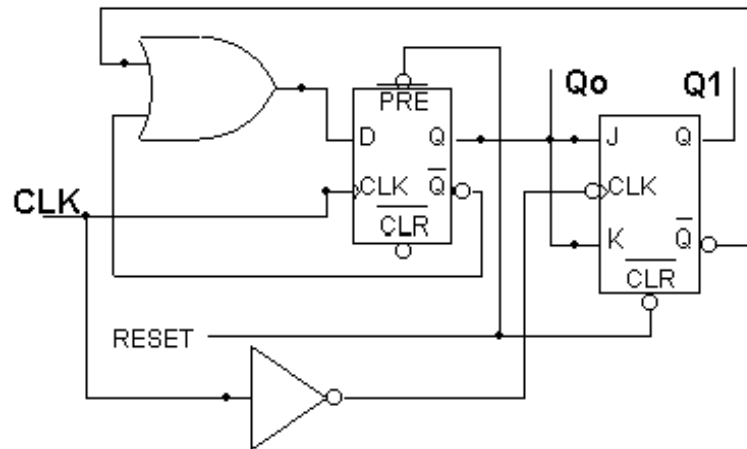
21. ♦ Diseñe un circuito que convierta una palabra de 4 bits en código EXCESO 3 en código BCD. Muestre los mapas K de las salidas.
22. ♦ Diseñe un circuito combinacional con 8 entradas tipo interruptor SPST, las cuales corresponden a los números del 0 al 7. El circuito debe producir una salida en código Exceso 3 que corresponda al número del interruptor que esté cerrado, adicionalmente deberá indicar si el código es de paridad par.
23. ♦ Diseñe un circuito que posea 4 bits de entrada de datos en BCD, dos (2) entradas de control W, X y una (1) salida F tal que cumpla con el esquema de funcionamiento dado en la tabla siguiente:

W X	SALIDA
0 0	F EN ALTA IMPEDANCIA
0 1	F=1 SI LOS DATOS SON: 0,1,6,7,8,9
1 0	F=1 SI LOS DATOS SON: 2,4,5,6,7
1 1	F=1 SI LOS DATOS TIENEN PARIDAD PAR

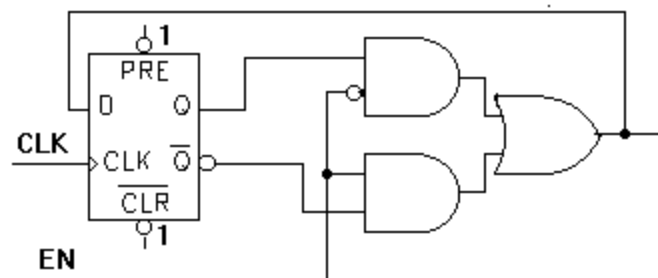
24. Explique el funcionamiento del circuito de la figura y muestre el diagrama de transición. Suponiendo que las señales A, B y C se conectan a un circuito electrónico cuya salida es la suma de los voltajes de las entradas, muestre las posibles formas de onda de la salida del circuito sumador.



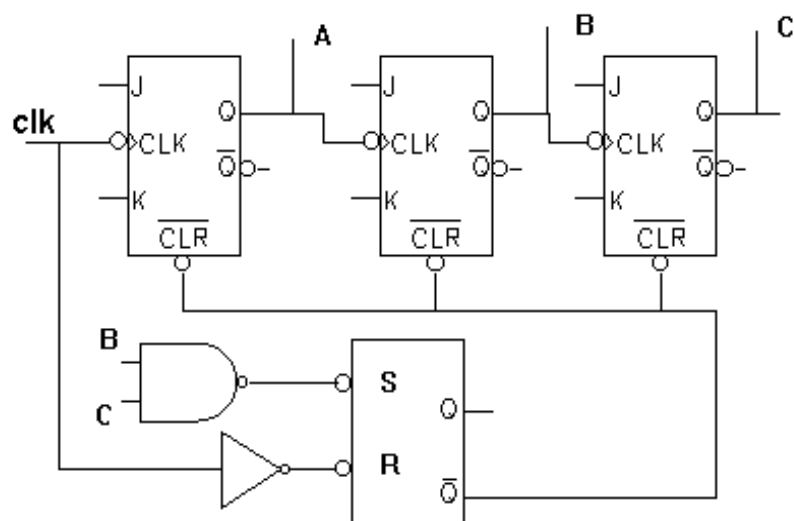
25. ♦ Con relación al circuito de la figura muestre el diagrama de tiempos de las señales CLK, Qo, Q1, RESET.



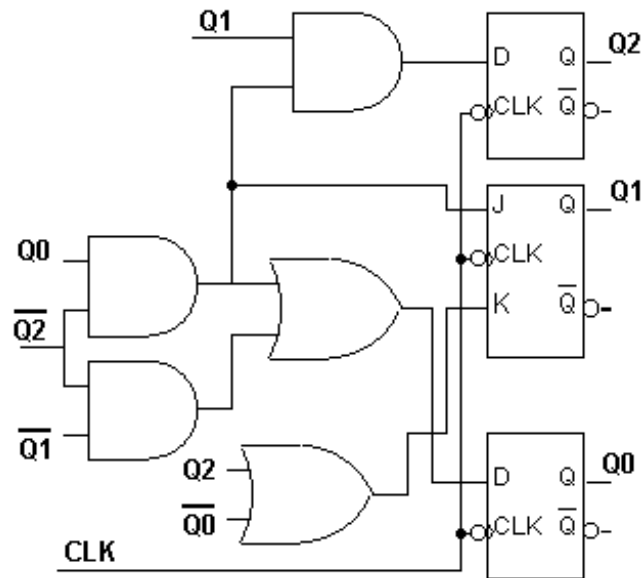
26. ♦ Explique el funcionamiento del circuito de la figura. Muestre el diagrama de tiempo de la salida Q, y las señales CLK, EN. Muestre la tabla de funcionamiento del circuito.



27. Analice la operación del circuito de la figura 7-8 y explique como funciona. Exponga el diagrama de tiempo de CLK, A, B y C.



28. Explique el funcionamiento del circuito de la figura y muestre el diagrama de transición. Suponiendo que las señales Q0, Q1, Q2 se conectan a las entradas de un circuito electrónico, cuya salida es la suma de los voltajes de las entradas, muestre las posibles formas de onda de la salida del circuito sumador en relación con la señal del reloj (clk).



03/02/04